

PACS: 62.23.Hj; 81.65.Cf

ISSN 1729-4428 (Print)
ISSN 2309-8589 (Online)

I.T. Когут, О.Є. Самарчук

Короткий порівняльний аналіз перспектив використання тривимірних FIN FET-транзисторів для сенсорної електроніки

Карпатський національний університет імені Василя Стефаника, Івано-Франківськ, Україна, igor.kohut@pnu.edu.ua

Розвиток сучасної електроніки ґрунтується на впровадженні сучасних мікро- та наноелектронних технологій. Традиційні комплементарні метал-оксид-напівпровідникові (КМОН) планарні транзисторні структури на основі масивного кремнію поступово поступаються більш досконалим структурам з кращими електричними, часовими, енергетичними характеристиками, радіаційною стійкістю на основі тривимірних структур (3D) «кремній-на-ізоляторі» які забезпечують кращі електричні характеристики, вищу швидкодію, енергоефективність з можливостями подальшого масштабування. Перспективними напрямками використання як для традиційних мікросхем, так і сенсорної електроніки є використання 3D-нанометрових транзисторів типу FinFET, Gate-All-Around (GAA), а також на основі нанолістів (Nano-sheet) та нанодротів (Nanowire). В роботі розглянуто структури таких типів КНІ нанометрових 3D-транзисторів і приклади можливостей їх використання у сенсорній електроніці.

Ключові слова: сенсорна електроніка, нанометрові структури «кремній-на-ізоляторі», кремнієві нанодроти, FinFET.

Подано до редакції 26.02.2025; прийнято до друку 29.08.2025.

Вступ

Планарні інтегральні транзисторні структури типу «кремній-на-ізоляторі» володіють суттєво кращими характеристиками за параметрами швидкодії, енергоефективності, ступеня інтеграції елементів, радіаційної стійкості та ін., порівняно з традиційними планарними структурами на основі масивного кремнію. Для їх створення використовувались технології лазерної рекристалізації шару полікремнію на окислі кремнію [1], формування шару окислу кремнію під поверхнею кремнієвої пластини іонною імплантацією кисню [2], методи зрощування [3], розумного сколу [4], методи формування локальних тривимірних (3D) КНІ-структур за заданою топологією безпосередньо у кремнієвій пластині, так і під її поверхнею [5]. Дослідження у цій галузі і розвиток мікроелектронних технологій від мікро- до нанометрових розмірів привели до створення нових типів нанометрових типу FIN FET (транзистор з польовим ефектом на

«риб'ячому хвості») як на масивному кремнії так і FIN FET транзисторів зі структурою-кремній-на-ізоляторі і їх модифікацій, напр., багатозатворні FinFET транзистори, тризатворні (3G) транзисторні МОН-структури, МОН-транзистори з повним охопленням затвором (Gate-All-Around-GAA)[6], тощо. Такі модифікації відкривають додаткові можливості для створення сучасних елементів нанометрових комплементарних КМОН-транзисторних структур як для інтегральних схем (ІС), так і інтегральних сенсорів з монолітною інтеграцією в ІС для побудови мікросистем-на-кристалі сенсорного типу.

У таблиці 1 наведено базові кроки технології створення FIN (плавникових)-елементів [7].

Отже, цей етап задає геометрію FIN FET-транзистора, формуючи плавники (FIN), які будуть основою для каналу транзистора. Основні технологічні операції: фотолітографія, сухе реактивне іонне травлення (RIE) та очищення поверхні, що визначають точну та рівномірну структуру. Як результат, на поверхні пластини утворені високі

кремнієві плавники, які в наступному будуть покриті підзатворним діелектриком та затвором. Від їх розмірів залежить ефективна довжина та ширина каналу транзистора, що визначає його електричні характеристики.

На рисунку 1 схематично зображені структури планарного а) і FIN FET 3 D МОН-транзистора.

Таблиця 1.

Базові кроки технології створення FIN (плавникових)-елементів.

Крок	Опис	Метод/Матеріали	Обладнання	Призначення
Нанесення фоторезисту	Нанесення фоторезисту на пластину методом центрифугування..	Нанесення фоторезисту (Spin-Coating), позитивний або негативний фоторезист	Літографічний покривний апарат (TEL ACT 12, SUSS MicroTec)	Підготовка маски для точного визначення геометрії плавників
Процес експонування	Експонування фоторезисту UV/DUV- світлом через фотошаблон, що визначає розташування плавників.	Глибока ультрафіолетова літографія (DUV, EUV)	ASML, Nikon Stepper	Створення точного малюнка майбутніх структур
Проявлення фоторезисту	Формування фоторезистивної маски для створення FIN-елементів	Хімічний проявник (ТМАН) – тетраметиламоній гідроксид $(\text{CH}_3)_4\text{NOH}$	Автоматичний проявник (DNS, TEL Clean Track)	Відкриття областей кремнію для подальшого травлення
Анізотропне реактивно-іонне травлення кремнію (RIE)	Вертикальне контрольоване іонно-плазмове травлення кремнію для створення (FIN) «плавників» заданих розмірів.	Реактивне іонне травлення (RIE) у середовищі $\text{Cl}_2/\text{HBr}/\text{O}_2$ або SF_6	Drytek Quad RIE, Lam Research TCP 9400	Формування високих кремнієвих плавників із потрібними розмірами
Видалення фоторезисту та очищення	Плазмове травлення фоторезисту у кисні або хімічними розчинами. Очищення пластини від залишків травильних агентів	Плазмове очищення O_2 , Piranha-розчин $(\text{H}_2\text{SO}_4 + \text{H}_2\text{O}_2)$	PVA TePla, Gasonics Aura 1000	Підготовка чистої поверхні для наступних етапів процесу технологічного процесу

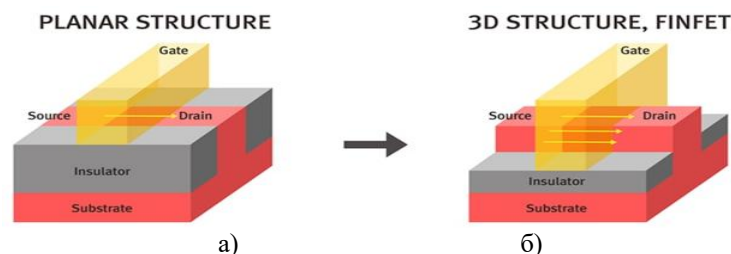


Рис. 1. Планарна а) і тривимірна б) FIN FET транзисторні структури.

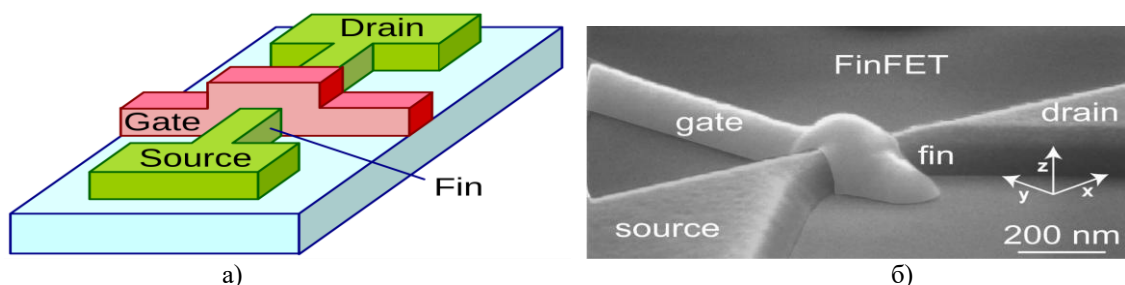


Рис. 2. Конструкція FIN FET 3D– транзистора на ізоляторі (блакитний колір а) і його мікрофотографія б).

Технологія FinFET (Fin Field-Effect Transistor) стала ключовим проривом у мікро- та наноелектроніці, замінивши традиційні планарні транзистори, що дало змогу забезпечувати необхідний рівень масштабування та енергоефективності. Завдяки вертикальній структурі "плавника" (fin), який виступає над підкладкою і оточується затвором з трьох боків, FinFET та має суттєві переваги управління каналом провідності транзистора, зменшуючи струми втрат та покращуючи співвідношення струмів у станах I_{off} та I_{on} .

Конструкція FIN FET транзистора зі структурою КНІ зображено на рисунку 2 а), а на рисунку 2 б) зображено мікрофотографію такого транзистора, де вказані його електроди.

Подальшим еволюційним кроком у розвитку FINFET-структур є так звані GAA-транзистори (Gate All Around GAA-транзистори, у яких затвор охоплює підканальну область транзистора з усіх боків – круговий затвор), забезпечуючи ще кращий контроль над потоком носіїв заряду в каналі транзистора. Це додатково зменшує струми втрат порівняно з FIN FET -транзистором, покращує енергоефективність та забезпечує вищу продуктивність пристроїв. Транзистори GAA можуть бути реалізовані у вигляді нанолістів (nanosheet) або нанодротів (nanowires), що

дозволяє гнучко налаштовувати їхні параметри залежно від вимог конкретних елементів мікросхем чи сенсорних пристроїв. Перехід від FIN FET -транзисторних структур до багатошарових GAA-транзисторів зображено на рисунку 3 [8].

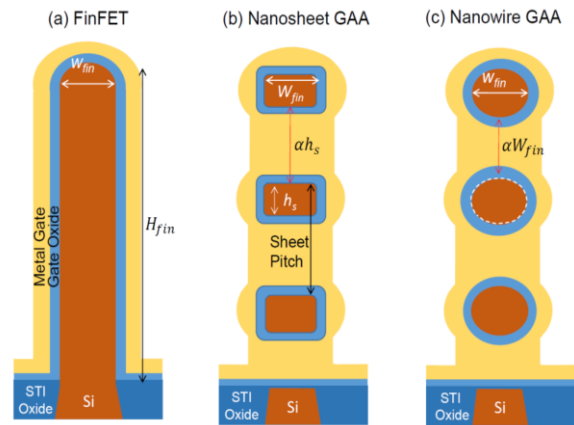


Рис. 3. Поперечні перетини транзисторних структур. а)- FIN FET, б) багатошаровий нанолістовий, в) багатошаровий нанодротівий.

Різницю у технології формування структур FET і GAA наведено у таблиці 2.

Таблиця 2.

Базові технологічні етапи формування транзисторних МОН- структур FIN FET і GAA [9], [10], [11].

Етап	FinFET	GAA
1. Формування каналу	Канал утворюється як плавник (fin) з двох бокових сторін.	Канал формують з чотирьох сторін, що вимагає точніших технологій.
2. Створення структури каналу	Канал має вертикальну структуру, охоплену затвором з двох сторін	Канал охоплюється затвором з чотирьох сторін, що додає складності.
3.Осадження полікремнію	Осадження полікремнію для бокових частин плавника.	Осадження полікремнію навколо каналу з усіх чотирьох сторін.
4. Літографія для масок затвору	Літографія для створення масок на бокових поверхнях плавника.	Літографія повинна враховувати чотири сторони каналу для формування масок.
5. Травлення каналу	Травлення тільки для бокових частин каналу.	Травлення каналу з чотирьох сторін, що потребує точніших процесів.
6. Іонна імплантація	Іонна імплантація для бокових поверхонь каналу	Іонна імплантація для налаштування властивостей з усіх чотирьох сторін
7. Швидкісний термічний відпал (RTA)	Відпал для активації домішок в бокових частинах.	Відпал для всіх чотирьох сторін каналу для рівномірної активації.
8.Осадження низькотемпературного оксиду (LTO)	Осадження для ізоляції бокових частин плавника	Осадження для ізоляції каналу з чотирьох сторін.
9.Літографія для контактних вікон	Літографія для контактів на бокових частинах каналу.	Літографія для контактів з усіх чотирьох сторін каналу.
10.Травлення контактних вікон	Ізотропне травлення для бокових частин	Травлення для контактних вікон з чотирьох сторін каналу.
11. Осадження металу	Осадження металу для бокових частин плавника.	Осадження металу для всіх чотирьох сторін каналу.
12.Літографія для металевих з'єднань	Літографія для металевих з'єднань на бокових поверхнях.	Літографія для формування з'єднань по всіх чотирьох сторонах каналу.
13. Травлення металу	Ізотропне травлення металу з бокових частин каналу.	Травлення металу для очищення та стабілізації з'єднань по чотирьох сторонах.
14. Відпал	Відпал для покращення контактів на бокових частинах	Відпал для покращення контактів на всіх чотирьох сторонах каналу.

Порівняльні властивості різних архітектур КНІ-транзисторів наведено у таблиці 3.

Подальшою концепцією розвитку в рамках GAA-технологій є структури каналу, що має форму вилки, де канал розгалужується на кілька частин, що забезпечує більшу площу поверхні для підзатворної області. Така конструкція дозволяє досягти кращого електричного управління і зменшення струмів втрат струмів стоку, оскільки кожен оскільки більша площа каналу може передавати струм, не збільшуючи площі на кристалі.

Поперечний перетин структур Nanosheet і Forksheet зображено на рисунку 4, а фотографії їх поперечних перетинів зображено на рисунку 5.

I. Приклади сенсорних використань КНІ-наноструктур у сенсорній електроніці.

Одним з можливих застосувань тривимірних транзисторів у сенсорній електроніці є показаний на рисунку 6 гібридний термічний сенсор[12]. Він виконаний за допомогою 22-нм FinFET технології на основі n-канальних МОН-транзисторів у субпороговому режимі з паразитним PNP-транзистором. Сенсорна система забезпечує точність $\pm 1,07^{\circ}\text{C}$ і має площу розміром $4,3\text{ мкм}^2$. Вона споживає 50 мкА струму від джерела живлення з напругою 1 В.

Іншим прикладом використання таких

Таблиця 3.

Порівняльні властивості архітектур КНІ-транзисторів.

	SOI (Silicon-on-Insulator) (2000-2010-ті)	FinFET (5 нм) (2015-2020-ті)	Nanosheet (GAA) (2023-2030-ті)	Forksheet (2025-2030)
Архітектура	Кремній на шарі ізолятора для зменшення паразитних ефектів.	Тристоронній контроль затвором навколо каналу (канал відкритий знизу).	Повний контроль затвором навколо каналу (360-градусне охоплення).	N- та P-транзистори розділені діелектричною стінкою, що дозволяє їх більш компактно розміщувати
Щільність транзисторів	~10 млн транзисторів/м ²	~150 млн транзисторів/м ²	~200 млн транзисторів/мм ² і більше	Вища, ніж у nanosheet, завдяки більш щільному розміщенню
Енергоспоживання	Напруга живлення ~1.0–1.2 В.	Напруга живлення ~0.65 В.	Напруга живлення ~0.5 В.	Менше, ніж у nanosheet, через покращене розташування
Масштабованість	Обмежена до ~22 нм.	До ~3 нм.	<3 нм (очікується для 2 і 1 нм).	Оптимізована для технології <2 нм ² .
Ефективність площі	Покращена, площа зменшена (~500 нм ²).	Висока, площа одного транзистора ~50 нм ² .	Дуже висока, ефективна площа одного транзистора ~40 нм ² і менше.	Менше ніж 40 нм ² .
Використання	Біосенсиори, мікро-електромеханічні системи (MEMS), акселерометри	Сенсиори для смартфонів, 3D-камер, датчики зображення, LiDAR	Високоточні сенсиори для IoT, квантові сенсиори, біомедицинські імпланти	Сенсиори з ультрависокою роздільною здатністю, нейроморфні сенсиори для AI, сенсиори для автономних систем.

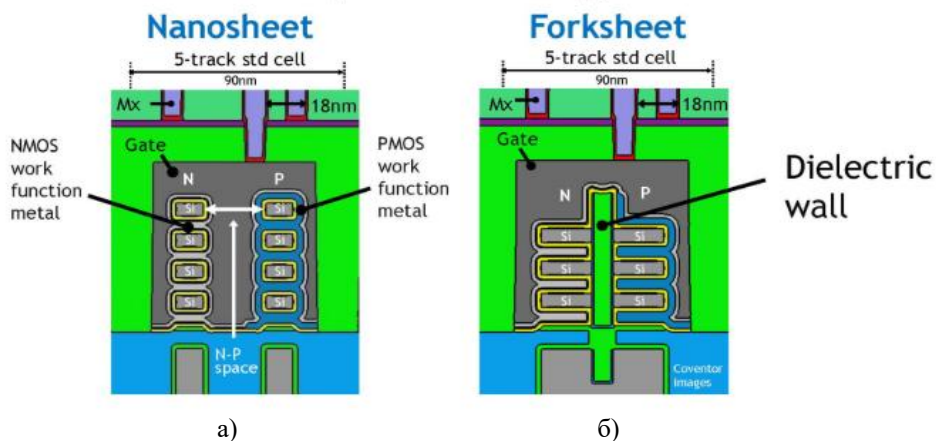


Рис. 4. Схематичне зображення поперечного перетину Nanosheet а) і Forksheet б) КНІ-наноструктур.

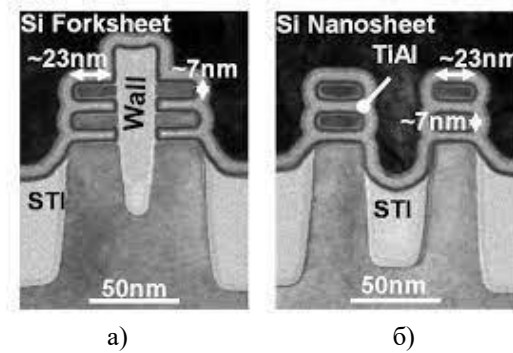


Рис. 5. Мікрофотографії поперечних перетинів Forksheet а) і Nanosheet б) КНІ-наноструктур.

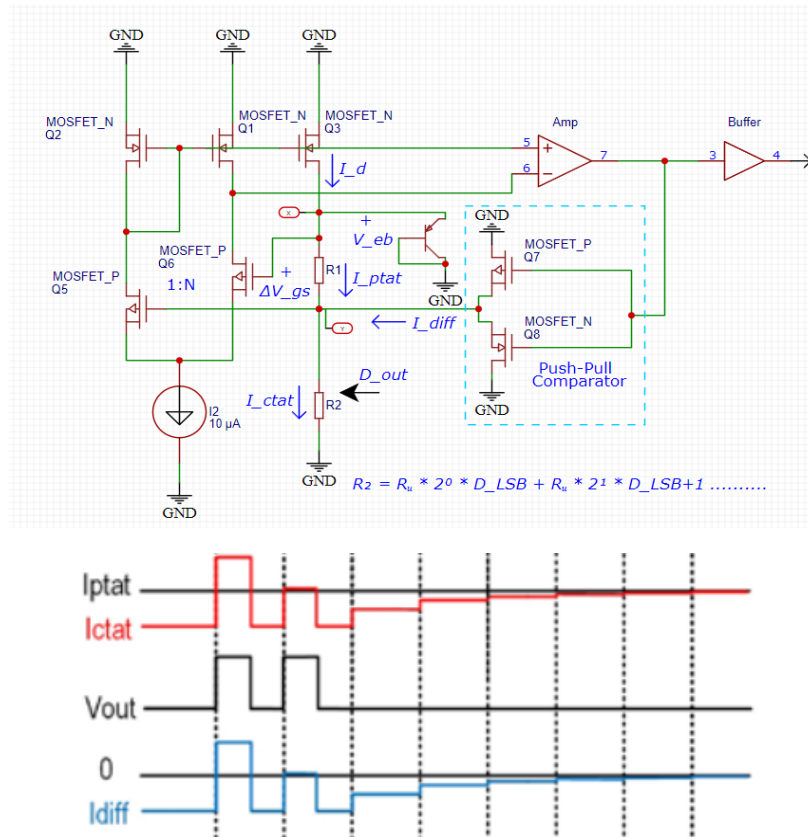


Рис. 6. Приклад гібридного термічного сенсора на основі n-канального МОН-транзистора.

транзисторів у сенсорах є магнітний сенсор з розділенням струму[13], який повністю сумісний із технологією FinFET на основі кремнію-на-ізоляторі (SOI). Виготовлений пристрій з подвійним затвором і чотирма контактами пропонує революційний крок у можливостях інтегрованих сенсорів SOI, а його вимірювана чутливість $S_r \sim 30\%$ при загальному струмі живлення $2 \mu A$.

У роботі [14] досліджено вплив довжини каналу FIN FET-транзистора на основі $Si_{0.25}Ge_{0.75}$, як напівпровідникового матеріалу, на теплову чутливість та продуктивність FIN FET-транзисторів. Структура FinFET демонструє вищий рівень керування затвором та посилене придушення проблем коротких каналів.

Це дослідження розглядає вплив теплової чутливості на продуктивність FinFET-транзисторів, зосереджуючись на ролі різної довжини каналів у покращенні електричних характеристик. З розвитком

напівпровідникових технологій розуміння впливу температури на електронні пристрої стає важливим для забезпечення їхньої стабільності в різних застосуваннях. Виробництво напівпровідників дотримується закону Мура, який вимагає зменшення розміру транзисторів для збільшення інтеграції та зниження витрат, але біосенсори з класичними планарними транзисторами чутливі до впливу коротких каналів, що призводить до збільшення витрат потужності та мінімізації чутливості.

Структура FinFET демонструє вищий рівень керування затвором та посилене придушення проблем коротких каналів. У дослідженні використовуються методи моделювання для вивчення поведінки вольтамперної (V) залежності у структурі FinFET, яка використовує $Si_{0.25}Ge_{0.75}$ як напівпровідниковий матеріал каналу. Проаналізовано вплив різних температур (275, 300, 325 та 350 °K) з довжиною каналу 10, 20 та 30 нм, зосереджуючись на зміні струму (ΔI) в діапазоні робочої напруги від 0 до 1 В

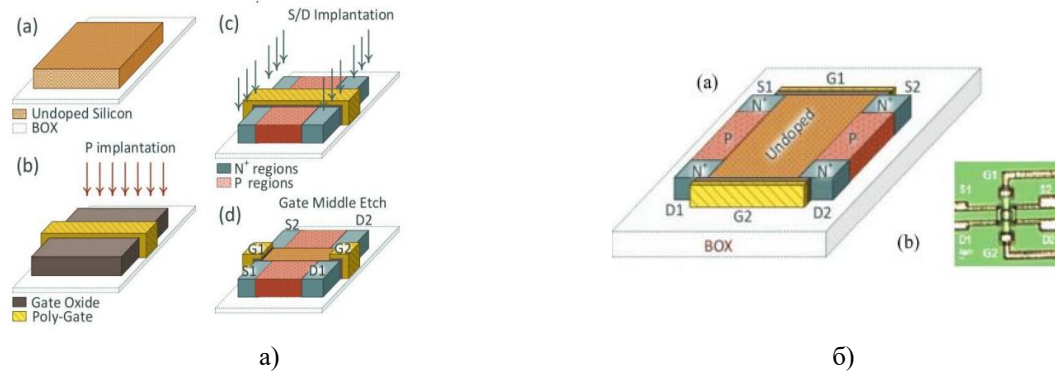


Рис. 7. Базові кроки створення магнітного сенсора на КНІ-структурах а) і його конструкція б).

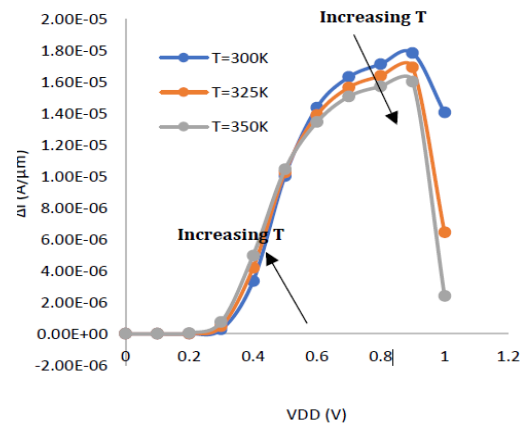
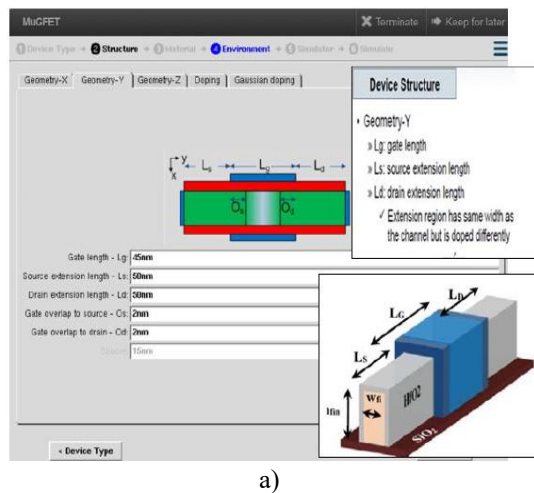


Рис. 8. Результати моделювання а) впливу довжини каналу FIN FET -транзистора і б) температури на ВАХ -транзистора .

(VDD).

Результати показують, що термочутливість зростає зі зменшенням довжини каналу, особливо між 10 та 20 нанометрами, де оптимальна довжина становить 20 нм, завдяки балансу між низькою пороговою напругою та зменшенням зниженням бар'єру, індукованого стоком (DIBL), зберігаючи при цьому стабільну роботу в досліджуваному діапазоні температур. Дослідження також показало, що пристрій ефективно працює при напрузі стоку (V_d) 0,9 вольт, забезпечуючи стабільну роботу в діапазоні 325-350 Кельвінів.

Ці результати підкреслюють важливість коригування параметрів конструкції для покращення теплової реакції FinFET, що сприяє розвитку напівпровідників та їх застосуванню в нанотехнологіях та передовій електроніці. Такі структури можуть бути перспективними для біомедичних використань, наприклад для побудови портативних систем моніторингу біомедичних параметрів людини, напр. [15].

FIN FET- структура транзистора для моделювання впливу довжини каналу на залежність впливу температури і ВАХ FIN FET -транзистора з оптимальною довжиною каналу 20 нм наведено на рисунку 8, а), б) . [16].

Висновки

Отже, проведений огляд показує, що наступним кроком у розвитку тривимірних КНІ-структур, є багатопланові Forksheet і Nanosheet структури. Такі структури завдяки високоефективному круговому (GAA) управлінню каналом FIN FET-транзистора і малій площі на кристалі можуть успішно використовуватися для створення елементної бази сучасних інтегральних схем.

Окрім цього, геометричні розміри вказаних тривимірних КНІ-структур впливають на їх теплові і вольт-амперні характеристики, що відкриває перспективи для використання у сенсорній електроніці, у створенні магніточутливих сенсорів, фоточутливих сенсорів та інших типів.

Робота виконана в рамках проекту МОНУ «Багатофункціональна сенсорна мікросистема неінвазійного неперервного моніторингу та аналізу біосигналів людини» Державний реєстраційний номер: 0124U000384.

Козут І.Т. – доктор технічних наук, професор, завідувач кафедри комп'ютерної інженерії та електроніки;
Самарчук О.Є – провідний інженер кафедри комп'ютерної інженерії та електроніки.

- [1] V.A. Voronin, A.A. Druzhinin, I.I. Marjamova, V.G. Kostur, Ju.M. Pankov, *Laser-recrystallized polysilicon layers in sensors*, Sensors and Actuators A: Physical, 30(1–2), 143– (1992); [https://doi.org/10.1016/0924-4247\(92\)80209-L](https://doi.org/10.1016/0924-4247(92)80209-L).
- [2] H.W. Lam, R.F. Pinizzotto, *Silicon-on-insulator by oxygen ion implantation*, Journal of Crystal Growth, 63, (3), 554 (1983); [https://doi.org/10.1016/0168-583X\(85\)90648-2](https://doi.org/10.1016/0168-583X(85)90648-2).
- [3] C. Harendt, C.E. Hunt, W. Appel, *Silicon on insulator material by Wafer Bonding*, J. Electron. Mater. 20, 267 (1991); <https://doi.org/10.1007/BF02651903>.
- [4] H. Moriceau, F. Mazen, C. Braley, F. Rieutord, A. Tauzin, C. Deguet, *Smart Cut™: Review on an attractive process for innovative substrate elaboration*, Nuclear Instruments and Methods in Physics Research Section B: Beam Interactions with Materials and Atoms, 277, 84 (2012); <https://doi.org/10.1016/j.nimb.2011.12.050>.
- [5] T. Kim, J. Lee, *Fabrication and characterization of silicon-on-insulator wafers*. Micro and Nano Syst Lett 11, 15, (2023); <https://doi.org/10.1186/s40486-023-00181-y>.
- [6] Loic Gaben. *Fabrication and Characterization of Gate-All-Around Stacked-Nanowire/Nanosheet MOS transistors realized by a Gate-Last approach for sub-7 nm technology nodes*. Micro and nanotechnologies/Microelectronics. Université Grenoble Alpes (2017).
- [7] Kirby, Steven D. *Design and fabrication of finfets on soi substrates*, Journal of the Microelectronic Engineering Conference.13 (1), (2003).
- [8] Wong Hei, Kakushima Kuniyuki. *On the Vertically Stacked Gate-All-Around Nanosheet and Nanowire Transistor Scaling beyond the 5 nm Technology Node*. Nanomaterials. 12. 1739 (2022); <https://doi.org/10.3390/nano12101739>.
- [9] Shang Enming, Ding Yu, Chen Wenqiao, Hu Shaojian, Chen Shoumian. *The Effect of Fin Structure in 5 nm FinFET Technology*. Journal of Microelectronic Manufacturing. 2, 1 (2019); <https://doi.org/10.33079/jomm.19020405>.
- [10] Wang Xingsheng, Brown Andrew, Cheng Binjie, Asenov A. *Statistical variability and reliability in nanoscale FinFETs*. Electron Devices Meeting, 1988. IEDM '88. Technical Digest., International. (2011); <https://doi.org/10.1109/IEDM.2011.6131494>.
- [11] <https://anysilicon.com/the-ultimate-guide-to-gate-all-around-gaa>
- [12] Lu Cho-Ying, Ravikumar Surej, Sali Amruta, Eberlein Matthias, Lee Hyung-Jin. *An 8b subthreshold hybrid thermal sensor with $\pm 1.07^\circ\text{C}$ inaccuracy and single-element remote-sensing technique in 22nm FinFET*. (2018). <https://doi.org/10.1109/ISSCC.2018.8310312>.
- [13] Jankovic Nebojsa, Kryvchenkova Olga, Batcup S., Igic Petar. *High Sensitivity Dual-Gate Four-Terminal Magnetic Sensor Compatible with SOI FinFET Technology*. IEEE Electron Device Letters. 1(2017); <https://doi.org/10.1109/LED.2017.2693559>.
- [14] Yousif Atalla; Mohamad Hafiz Mamat; Y. Hasyim, *Characterization of $\text{Si}_{0.25}\text{Ge}_{0.75}$ -FinFET As a Temperature Nano Sensor*. j.electron.electromedical.eng.med.inform, 7, 422 (2025); <https://doi.org/10.35882/jeeemi.v7i2.695>.
- [15] B. Dzundza, I. Kohut, V. Holota, L. Turovska, M. Deichakivskyi, *Principles of Construction of Hybrid Microsystems for Biomedical Applications*. Physics and Chemistry of Solid State, 23(4), 776 (2022); <https://doi.org/10.15330/pcss.23.4.776-784>.
- [16] Sung-Geun Kim, Gerhard Klimeck, Sriraman Damodaran, Benjamin P Haley (2023), "MuGFET," <https://nanohub.org/resources/nanofinfet>. <https://doi.org/10.21981/GVN0-X289>.

I. Kohut, O. Samarchuk

Short comparative analysis on the prospects for the use of three-dimensional FIN FET transistors for sensor electronics

Vasyl Stefanyk Carpathian National University, Ivano-Frankivsk, Ukraine, igor.kohut@pnu.edu.ua

The development of modern electronics is based on the introduction of modern micro- and nanoelectronic technologies. Traditional complementary metal-oxide-semiconductor (CMOS) planar transistor structures based on bulk silicon are gradually giving way to more advanced structures with better electrical, frequency, energy characteristics, and radiation resistance based on three-dimensional (3D) "silicon-on-insulator" structures that provide better electrical characteristics, higher speed, energy efficiency with the possibility of further scaling. Promising areas of use for both traditional microcircuits and sensor electronics are the use of 3D nanometer transistors of the FinFET, Gate-All-Around (GAA) type, as well as those based on nanosheets and nanowires. The paper considers the structures of such types of SOI nanometer 3D transistors and examples of their use in sensor electronics.

Keywords: sensor electronics, nanometer structures "silicon-on-insulator", silicon nanowires, FinFET.